
(19) **KOREAN INTELLECTUAL PROPERTY OFFICE**

KOREAN PATENT ABSTRACTS

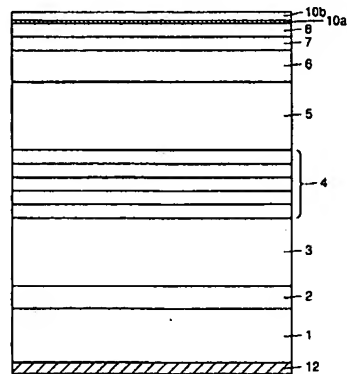
(11)Publication number: **1020000071682**
(43)Date of publication of application: **25.11.2000** **A**

(21)Application number:	1020000019459	(71)Applicant:	SUMITOMO ELECTRIC INDUSTRIES, LTD.
(22)Date of filing:	14.04.2000	(72)Inventor:	MATSUBARA HIDEKI NAKAMURA TAKAO
(51)Int. Cl	H01L 33/00		

(54) SEMICONDUCTOR LIGHT EMITTING DEVICE, MANUFACTURE OF TRANSPARENT CONDUCTIVE FILM AND MANUFACTURE OF COMPOUND SEMICONDUCTOR LUMINESCENT ELEMENT

(57) Abstract:

PURPOSE: A semiconductor light emitting device is provided to increase the light emission efficiency by providing a light emitting layer on a substrate having an n-type lower electrode formed on the back thereof, providing a p-type semiconductor layer on the light emitting layer, and providing an upper electrode having a laminated structure consisting of two or more different kinds of layers on the p-type semiconductor layer. **CONSTITUTION:** An n-type ZnSe buffer layer(2), an n-type ZnMgSSe clad layer(3), a ZnSe/ZnCdSe multiple quantum well active layer(4), a p-type ZnMgSSe clad layer(5), a p-type ZnSe layer(6), and a p-type contact layer (7) having a laminated superlattice structure of ZnTe and ZnSe are sequentially formed on a conductive ZnSe single crystal substrate(1) having an n-type electrode(12) on the back thereof, and a p-type ZnTe layer(8) is formed on the uppermost surface, whereby an epitaxial structure is formed. An upper electrode having a laminated structure is formed on the epitaxial structure, the laminated structure consisting of an Au thin film(10a) and a transparent conductive film(10b) laminated on the layer(10a). Thus, the p-type electrode is made to have a transparent conductive film/Au structure, whereby the transmittance of the electrode is increased and an optical output is hence improved.



COPYRIGHT 2001 KIPO

Legal Status

Date of request for an examination (20041204)

Notification date of refusal decision (00000000)

Final disposal of an application (application)

Date of final disposal of an application (00000000)

Patent registration number ()

Date of registration (00000000)

Number of opposition against the grant of a patent ()

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

공개특허특2000-0071682

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. 6
H01L 33/00

(11) 공개번호 특2000-
(43) 공개일자 0071682
 2000년11월25일

(21) 출원번호 10-2000-0019459
(22) 출원일자 2000년04월14일

(30) 우선권주장 1999-1075861999년04월15일일본(JP)
(71) 출원인 스미토모덴키고교가부시킴가이샤 오카야마 노리오
 일본 오사카후 오사카시 주오구 기타하마 4초메 5반33고
(72) 발명자 나카무라타카오
 일본국오사카후오사카시코노하나구시마야1조메1-3스미토모덴키고교오교오가
 부시킴가이샤오사카세이사쿠쇼나이
 마쯔바라히데키
 일본국오사카후오사카시코노하나구시마야1조메1-3스미토모덴키고교오교오가
 부시킴가이샤오사카세이사쿠쇼나이
(74) 대리인 신중훈
 임옥순

심사청구: 없음

(54) 반도체발광소자, 투명도전막의 제조방법 및 화합물 반도체발광소자의 제조방법

요약

본 발명은, 발광효율을 높일 수 있도록 개량된 반도체발광소자와, 투과율이 향상하고, 또한 코스트를 저감할 수 있도록 개량된, 투명도전막의 제조방법을 제공하는 것을 목적으로 한 것이며, 그 해결수단에 있어서, 기판위에 발광층이 형성되어 있다. 발광층위에 P형반도체층(24)가 형성되어 있다. P형반도체층(24)위에 상부전극이 형성되어 있다. 상부전극은, P형 반도체층(24)에 접촉하는 Au막막(10a)와, 그 위에 형성된 n형투명도전막(10b)을 포함한다. n형 투명도전막(10b)은, 레이저어블레이션법에 의해 형성되어 있는 것을 특징으로 한 것이다.

대표도

도1

명세서

도면의 간단한 설명

도 1은, 실시의 형태 1에 관한 반도체발광소자의 구조를 설명하기 위한 도면
 도 2는, 실시의 형태 1에 관한 반도체발광소자의 일구체예의 단면도
 도 3은, 실시의 형태 2에 관한 반도체발광소자의 광출력의 향상을 설명하기 위한 개념도
 도 4는, 레이저어블레이션성장장치의 개념도
 도 5는, 막두께 120nm의 IDIXO막의 저항율과 산소압과의 관계를 표시한 도면
 도 6은, 막두께 120nm의 IDIXO막의 투과율의 산소압의존성을 표시한 도면

도 7은, IDIXO(120nm)/AU의 투과율의 파장의존성을 표시한 도면

도 8은 본 발명에 의해서 얻어진 화합물반도체발광소자의 단면도

도 9a 및 도 9b는, 종래의 발광소자의 단면도

도 10은 종래의 LED의 구조를 표시한 단면도

도 11은, 종래의, 전류확산전극을 가진 LED의 단면도

<도면의 주요부분에 대한 부호의 설명>

10a: Au박막 10b: 투명도전막

24: P형 반도체층 6: P전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야 종래기술

본 발명은, 일반적으로 반도체발광소자에 관한 것이며, 보다 특정적으로, 많은광을 꺼낼수 있도록 개량된 반도체발광소자에 관한 것이다. 본 발명은, 또, 투명도전막의 제조방법에 관한 것이며, 보다 특정적으로는, 보다 저온에서 평활하며, 저저항·고투과율을 가지고, 또한 코스트를 저하시킬 수 있도록 개량된 투명도전막의 제조방법에 관한 것이다. 본 발명은, 또, 그와 같은 방법을 사용한, 화합물반도체발광소자의 제조방법에 관한 것이다.

도 9a 및 도 9b는, 종래의 발광소자의 구조와 발광기구를 표시한 도면이다. 도 9a 및 도 9b를 참조해서, 발광다이오드(Light-Emitting Diode:LED)는, P 및 n형 반도체결정이 인접해서 구성하는 pn접합부에서의 소수의 캐리어주입과, 이것에 계속되는 발광재결합현상을 이용한 전기-광변환형의 반도체발광소자이다.

소자그자체는, 0.3mm각정도의 반도체결정재료로 만들어져 있고, 도 9a에 표시한 바와 같이, 기본구조는 Si정류소자와 변함바없다.

p형 결정에 플러스, n형 결정에 마이너스 순방향 전압을 인가하면, 도 9b에 표시한 바와 같이, p영역에는 전자가, n영역에는 정공(正孔)이 주입된다. 이들 소수의 캐리어의 일부가 다수의 캐리어와 발광재결합함에 따라서 광을 발생한다.

이와 같은 LED는, 내구성, 초수명성, 경량소형등의 이점을 가진다. LED의 응용분야는 옥내용의 표시등에 한정되어 있었으나, 효율이나 휘도의 상승과 가격저하에 수반하여, 승용차의 정지등이나 도로표지, 교통신호, 대면적컬러디스플레이 등에 응용되도록 되었다. 이제는, 자동차의 헤드램프나 형광등 등의 대체로서, 가정용 조명에 응용하는 가능성이 나타나고 있다. 또, 에너지의 절약이라는 관점에서의 고효율 LED의 개발에 대한 기대도 크다.

LED의 발광효율에는, 외부양자효율과 내부양자효율의 2종류가 있고, LED의 효율은 그 곱에 비례한다. 내부양자효율은, 주입한 전자·정공로가리듬에 대한 발생된 광자(光子)수의 비로 표시된다. 내부양자효율을 높이기 위해서는, 전자·정공쌍의 재결합을 막기 위해, 결함이나 불순물이 적은 고품질의 결정을 얻을 필요가 있다.

외부양자효율은, 주입된 전자·정공로가리듬에 대한 외부에 방사된 광자수의 비로 표시된다. 활성층에서 발생하는 광은, 활성층자체나 기판, 전극 등에 흡수되기 때문에, 일부밖에 공기중으로 꺼낼 수 없다. 또, 반도체의 굴절율이 외부의 굴절률에 비해 매우 높기때문에, 대부분의 광이 반도체와 외부의 경계에서 완전반사되어, 반도체내부에 복귀된다. 현재시판되고 있는 LED의 대부분이 에폭시(굴절율 1.5)에 의해 실링되고 있는 것은, LED의 보호나 산화방지를 위한 이외에, 완전반사의 임계각도를 높이고, 보다 많은 광을 꺼내기 위해서이다.

발명이 이루고자하는 기술적 과제

도 10은, 종래의 LED의 구조를 표시한 개념도이다. n전극(21)을 뒷면에 가지는 n형반도체(22)의 위에 활성층(23)이 형성되어 있다. 활성층(23)의 위에 p형 반도체(24)가 형성되어 있다. P형반도체(24)의 위에 P전극(25)가 형성되

어 있다. 발광재결합은, 전류가 가장 많이 흐르는 전류바로밀이 제일 많이 발생한다. 그러나, 통상적인 전극은 광을 차폐해버리기 때문에, 전극바로밀에서 발광하고 있는 광은 거의 외부에 꺼내지 못하게 된다. 이와 같은 경우, 전류를 전극이외의 영역으로 확산해주는 일이 중요하게 된다. 이를 위해, 전류확산층을 형성하는 것, 광을 투과하는 얇은 금속판을 전체면에 형성하는 등의 대책이 행하여지고 있다.

도 11은, P형 반도체(24)의 위에 전류확산전극(26)을 형성한 LED의 단면도이다. 전류확산전극(26)으로서, 충분한 전류확산을 얻기위해, 막두께 20nm 정도의 Au막막이 사용되고 있다.

그러나, Au막막(26)의, 이 막두께에 있어서의 투과율은 파장 500nm의 광에서 37%밖에 없으며, 대부분의 광이 흡수되어, 발광효율이 나쁘다고하는 문제점이 있었다.

다음에, 종래의 화합물반도체발광소자에 사용되는 투명도전막의 문제점에 대해서 설명한다. 종래의 화합물반도체발광소자에 사용되는 투명도전막으로서는, 일반적으로 ITO(In

$_2\text{O}_3$ -5wt% SnO_2)가 사용되고 있다. ITO의 성막방법으로서는, 스퍼터법이 주류가 되어있고, 기판온도 300°C에서, 투과율 80%이상, 저항율 2×10

$-4\Omega\text{cm}$ 정도의 것이, 재현성 좋게 얻어지고 있다. 유기엘렉트로루미네센스(EL)나 발광다이오드(LED)에의 응용을 고려했을 경우, 보다 저온에서, 성막가능한 투명도전막이 요구되고 있다.

일본국 특개평 6-318406호 공보에는, 실내온도성막에서도 고투과율, 저저항율을 실현할 수 있는 In_2O_3 -10wt% ZnO 의 제조기술이 제안되고 있다. 이 기술에 의하면, 스퍼터법으로 실내온도에서 성막한, 막두께 140nm의 막에서, 저항율 3×10

$-4\Omega\text{cm}$, 투과율 86%(550nm에서)를 실현하고 있다.

그외에, 투명도전막의 성막은, 증착, 이온플레이팅법 등에서도 검토되고 있다.

그런데, 투명도전막에서는, 투과율이나 전도율이, 산소량에 크게 의존한다. 그러나, 종래의 증착법에서는, 증착원의 운전때문에, 성막압력에 제한이 있다는 문제점이 있었다. 또, 스퍼터법에서는, 플라즈마를 이용하기 위한 압력범위의 제한과 아르곤의 사용(플라즈마를 일으키기 위하여 필요한 것)등, 성막하기 위한 성막압이나 가스에 제한이 있어, 정밀하게 산소량을 제어할 수 없다고 하는 문제점이 있었다.

본 발명은, 상기와 같은 문제점을 해결하기 위해 이루어진 것으로서, 발광효율을 높일 수 있도록 개량된 반도체발광소자를 제공하는 데 있다.

본 발명의 다른 목적은, 성막압력, 성막가스에 제한이 없고, 또한 정밀하게 산소량을 제어할 수 있도록 개량된 투명도전막의 제조방법을 제공하는 데 있다.

본 발명의 다른 목적은, 투과율이 향상하고, 또한 코스트를 저감할 수 있도록 개량된, 투명도전막의 제조방법을 제공하는 데 있다.

본 발명은, 또, 그와 같은 투과율의 향상 및 코스트가 저감되도록 개량된 투명도전막의 형성공정을 포함하는, 화합물 반도체발광소자의 제조방법을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

제 1의 극면에 따르는 반도체발광소자는, 뒷면에 n형하부전극이 형성된 기판을 구비한다. 상기 기판위에 발광층이 형성되어 있다. 상기 발광층위에, P형 반도체층이 형성되어 있다. 상기 P형반도체층위에 상부전극이 형성되어 있다. 상기 상부전극은, 2이상의 다른 종류의 층으로 이루어진 적층구조를 가진다.

본 발명에 의하면, 상부전극을, 2이상의 다른 종류의 층으로 이루어진 적층구조로 구성하므로, 이들을 적절하게 선택함에 따라서, P형반도체층과의 사이에서 접합을 할 수 없으며, 또한 투과율이 높은 상부전극을 형성할 수 있다. 나아가서는, 발광효율이 높은 반도체발광소자를 얻을 수 있다.

제 2의 극면에 따르는 반도체발광소자에 있어서는, 상기 상부전극은, 상기 P형 반도체층에 접촉하는 Au박막과, 그 위에 형성된 n형 투명도전막을 포함한다.

투명도전막은 일반적으로 n형 반도체이며, 직접 P형반도체에 성막해도 접합이 되어 버린다. 이것을 피하기 위하여, 극히 얇은 Au를 P형반도체위에 성막하고, 그후 투명도전막을 그위에 적층한다. Au의 막두께를 얇게하면, 투과율은 대폭으로 저하하지 않는다. 또, 투명도전막의 투과율이 높기 때문에, 비교적 두꺼운 투명도전막을 성막할 수 있다. 그 결과, 투명전극막을 통해서 전류가 전극전체에 확산한다고하는 효과가 있다.

제 3의 극면에 따르는 반도체발광소자에 있어서는, 상기 Au박막의 막두께는 1nm~3nm이다. Au의 막두께가 충분히 얇으므로 투과율은 대폭으로 저하하지 않는다.

제 4의 극면에 따르는 반도체발광소자에 있어서는, 상기 투명도전막은, In_2O_3 -10wt% ZnO로 형성되어 있다. 이와 같은 재료로 형성하면 투과율이 높아진다.

제 5의 극면에 따르는 반도체발광소자에 있어서는, 상기 상부전극은 상층과 하층을 포함하는 적층구조를 가지고 있다. 상기 하층의 표면은 평탄하게 되어 있다. 상기 상층의 표면에는 울퉁불퉁하게 형성되고 있다.

본 발명에 의하면, 투명도전막의 표면형상을 울퉁불퉁하게 제어함으로써, 표면이 평활할때에는 완전반사에 의해 꺼내지 못하는 광을 외부로 꺼낼 수 있다고 하는 효과가 있다. 그 결과, 광출력을 향상시킬 수 있다.

제 6의 극면에 따르는 반도체발광소자에 있어서는, 상기 기판은 ZnSe단결정기판을 포함한다. 상기 P형반도체층은, ZnSe계 반도체층, ZnTe계 반도체층 또는 BeTe계 반도체층을 포함한다.

제 7의 극면에 따르는 반도체발광소자에 있어서는, 상기 In_2O_3 -10wt% ZnO의 투명도전막이 레이저어블레이션에 의해 성막되어 있다.

제 8의 극면에 따르는 투명도전막의 제조방법에 있어서는, 먼저, 진공조내에 기판을 둔다. 상기 진공조의 중심에, 투명도전막의 재료가 되는 타겟을 둔다. 상기 진공조내에 산소를 도입한다. 상기 타겟에 레이저를 조사하고, 어블레이션에 의해서 방출된 원자, 분자이온을 상기 기판위에 퇴적시켜, 산화시키면서, 결정성장시킨다.

이 방법은, 레이저어블레이션법이라 호칭되는 것이며, 본 발명에서는, 투명도전막의 성막법으로서 이용하고 있다. 레이저어블레이션에서는, 여기원이되는 엑시머레이저를 성막장치밖에서 도입하기 때문에, 성막압이나 가스에 제약이 없다. 또, 스퍼터법에서 문제가 되는 마이너스이온에 의한 엑스퍼티의 영향도 없다. 이와 같은 특징에서, 산소량제어가 용이하게되고, 또한 타겟조성에 가까운막을 얻는 등의 특징이 있다. 또, 스퍼터법에 비해 표면평활성이 뛰어난 막을 얻을 수 있다.

제 9의 극면에 따르는 투명도전막의 제조방법에 있어서는, 상기 타겟은, In_2O_3 -10wt% ZnO가 사용된다.

제 10의 극면에 따르는 투명도전막의 제조방법에 있어서는, 성막온도를, 실내온도(RT)~300°C에서 행한다.

제 11의 극면에 따르는 투명도전막의 제조방법에 있어서는, 성막압력을, 0.3~3×10

-3Torr에서 행한다.

제 12의 극면에 따르는 화합물반도체발광소자의 제조방법에 있어서는, 먼저, 투명전극을 형성하기 직전의 화합물반도체발광소자기판을 준비한다. 상기 화합물반도체발광소자기판을 진공조내에 둔다. 상기 진공조의 중심에, 투명도전막의 재료가 되는 타겟을 둔다. 상기 진공조내에 산소를 도입한다. 상기 타겟에 레이저광을 조사하고, 어블레이션에 의해서 방출된 원자, 분자이온을 상기 기판위에 퇴적시켜, 산화시키면서, 상기 투명전극을 성장시킨다.

본 발명에 의하면, 화합물반도체발광소자기판위에, 레이저어블레이션법으로, 투명전극을 형성하므로, 저저항이며, 또한 투과율이 향상된, 화합물반도체발광소자를 얻을 수 있다.

제 13의 극면에 따르는 화합물반도체발광소자의 제조방법에 있어서는, 상기 타겟으로서, In_2O_3 -10wt% ZnO를 사용한다.

제 14의 극면에 따르는 화합물반도체발광소자의 제조방법에 있어서는, 성막온도를, 실내온도(RT)~300°C에서 행한

다.

제 15의 극면에 따르는 화합물반도체발광소자의 제조방법에 있어서는, 성막압력을, $0.3 \sim 3 \times 10$

-3Torr 에서 행한다.

(발명의 실시의 형태)실시의 형태 1본 발명의 실시의 형태에서는, 종래의 Au의 대신에, 저저항이며 투과율이 높은 투명도전막을 사용한다. 특히, 본 발명의 실시의 형태에서는, 도 1(a)를 참조해서, P형전극으로서 투명도전막을 적용한다.

도 1(c)를 참조해서, 일반적으로 투명도전막(30)은 n형 반도체이며, 직접 P형 반도체(24)에 성막해서도 접합이 이루어져 버린다. 또, 도 1(b)를 참조해서, P형 반도체위에 Au막(26)을 형성해서도, 투과율은 저하하고, 발광효율은 저하한다.

본 발명에 의하면, 도 1(d)를 참조해서, 극히 얇은 Au박막(10a)을 P형 반도체(24)에 성막하고, 그후 투명도전막(10b)을 적층한다. Au박막(10a)의 막두께는 $1 \sim 3\text{nm}$ 로 충분히 얇고, 투과율은 대폭으로 저하하지 않는다. 또 투명도전막(10b)의 투과율이 높기때문에, 비교적 두꺼운 투명도전막(10b)을 성막할 수 있다. 그 결과, 투명도전막을 통해서 전류가 전극전체로 확산한다고 하는 효과가 있는 것이다.

도 2는, 본 발명을 적용한, ZnSe계 화합물반도체발광소자의 단면도이다. 뒷면에 n형전극(12)을 가진 도전성ZnSe단결정기판(1)위에, $1\mu\text{m}$ 두께의 n형 ZnSe버퍼층(2), $1\mu\text{m}$ 두께의 n형 ZnMgSSe피복층(3), ZnSe/ZnCdSe 다중양자우물형활성층(4), $1\mu\text{m}$ 두께의 P형 ZnMgSSe피복층(5), $0.2\mu\text{m}$ 두께의 P형 ZnSe층(6), ZnTe와 ZnSe의 적층초광자구조로 이루어진 P형 콘택트층(7)이 순차적으로 형성되어 있다. 가장위쪽의 표면에는, 60nm 두께의 P형 ZnTe층(8)이 형성되어 있다. 이와 같은 에피택셜구조위에, $1 \sim 3\text{nm}$ 의 Au박막(10a)과 그위에 형성된 투명도전막(10b)의 적층구조를 가진 상부전극(10)이 형성되어 있다.

실시의 형태 2실시의 형태 2는, 투명도전막의 표면형상을 제어(예를 들면 울퉁불퉁하게)함으로써, 완전반사에 의해 꺼내지 못한 광을 외부로 꺼내는 데에 관한 것이다. 이에 의해서, 광출력의 향상이 가능하게 된다. 본 발명의 개념을 도 3에 도시한다.

스넬법칙에 의해, 다음식이 성립한다.

$$n_1 \sin \theta_1 = n_2 \sin \theta_2, n_1 = 3.5 (\text{반도체}), n_2 = 1 (\text{공기})$$

로 하면, $\theta_2 = 90^\circ$ 가 되는 θ_1 은 16.6° (임계각)가 된다. 따라서, 이 경우는, 일부밖에 광을 외부로 꺼내고 있지 않다.

그러나, 투명도전막의 표면형상을 렌즈형이나 돔형상으로 함으로써, 임계각을 크게할 수 있다. 이에 의해서, 완전반사에 의해 꺼내지 못한 광을 외부로 꺼내게 되어, 광출력을 향상시킬 수 있다.

이상과 같이, 본 발명에 의하면, P형 전극을 투명도전막/Au구조로 함으로써, 전극의 투과율이 증가하고, 광출력이 향상한다. 또 광출력이 향상함으로써, 일정출력에서는, 수명이 연장된다. 고투과율의 막때문에, 표면형상을 제어할 수 있다. 나아가서는, 광출력을 향상시킬 수 있다. 또, 고투과율때문에, 투명도전막의 막두께를 두껍게 할 수 있어, 형상 제어가 용이하게 된다.

이하, 본 발명을 더욱 구체적으로 설명한다.

이하에 설명하는 실시예에서는, LED는, ZnSe를 대상으로 하고 있다. 투명도전막의 재료로서, In

2O_3 -10wt%ZnO를 사용한다.

(실시예 1)CVT(chemical vapor transport)법에 의해 제작한 n형 ZnSe(100)기판에, ZnCdSe를 활성층으로 하는 LED를 제작하였다. P형 전극은 P형의 ZnSe/ZnTe초격자구조로 했다. 이 위에 진공증착법에 의해, 막두께 3nm 의 Au를 증착하고, 그후, 레이저어블레이션법에 의해, In

2O_3 /10wt%ZnO(IDIXO)를 성막했다. 조건은, 다음과 같다.

성막온도(실내온도: 25°C)성막압력 3×10^{-3} Torr O_2 레이저 KrF248nm, 2J/cm² 전극구조와 전압, 광출력의 관계(20mA 통전시)를 표 1에 표시함.

[표1]

전극구조	전압	광출력
20nm Au	2.88V	1.31mW
IDIXO(90nm)/Au(3nm)	2.84V	1.91mW
IDIXO(180nm)/Au(3nm)	2.79V	2.19mW
IDIXO(190nm)	3.39V	2.21mW

종래의 Au(20nm)에 비해, IDIXO(180nm)/Au(3nm)에서는, 광출력이 1.31→2.19mW와 1.67배로 증가하였다. 동작전압에 대해서도 거의 변하지 않았다. IDIXO(190nm)에 있어서, 광출력이 IDIXO(180nm)/Au(3nm)와 거의 동일하고, 동작전압이 상승하고 있기 때문에, Au(3nm)에 의해, 접합의 생성이 억제되어 있는 것을 알 수 있다.

또한, IDIXO(90nm)/Au(3nm)에서는, IDIXO(180nm)/Au(3nm)에 비해, 광출력이 저하하고 있다. 이것은, IDIXO내에서의 다중반사에 의한 투과율의 감소라고 생각된다. 실험의 결과, 전극구조로서, IDIXO(180nm~200nm)/Au(2nm~3nm)가 양호한 결과를 부여하는 것이 발견되었다.

투과율이 극대로 되는 막두께는, $(1/4 + m/2) \times \lambda / n$ ($m=0, 1, 2, 3$)에 의해 표시된다.

투과율이 극소로 되는 막두께는 $(m/2) \times (\lambda / n)$ 에 의해 표시된다.

여기서, λ 는 발광파장, n 은 IDIXO막의 굴절율을 나타내고 있다.

예를 들면, LED의 발광파장(480nm)에서는, n 은 실측치 2.07이다. 따라서, 투과율은 극대로 되는 막두께는, 58nm ($m=0$), 174nm ($m=1$)로 되고, 상기 180nm와 거의 동일하게 된다. 또, 투과율이 극소로 되는 막두께는 116nm ($m=1$)가 된다.

(실시예 2)본 실시예에서는, Au증착후의, $In_2O_3/10wt\%ZnO$ 성막을, 다음과 같은 2단계로 연속해서 실시했다. 상층의 표면에 요철을 형성했다.

[표2]

	성막온도	막두께	성막압	표면형상
하층	실내온도	180nm	3×10^{-3} Torr	평활
상층	실내온도	180nm	3×10^{-1} Torr	울퉁불퉁함

본 시료에서는, 동작전압이 2.80V에서 광출력이 2.43W로 증가했다.

실시의 형태 3도 4는, 본 발명에 관한 투명도전막의 제조방법에 사용되는 레이저어블레이션성막장치의 개념도이다. 고밀도의 레이저펄스를 고체표면에 조사하고, 거기에서 발출되는 이온이나 원자를 대향한 위치에 있는 기판위에 퇴적하고, 박막을 형성하는 수법이 레이저어블레이션법이라 말하는 것이다. 이 수법은, 금속산화물유도체박막의 성막프로세스로서 대단히 적합한 방법이다. 강한 레이저펄스를 이용해서, 동일한 실험체임버속에서 성막뿐만 아니라 미세가공, 예칭, 다층화등을 행할 수 있는 이점을 갖는다. 강유전체박막제작에 있어서의 레이저어블레이션법의 이점은, 다음과 같다.

먼저, 이 방법에서는, 성막실의 외부로부터 레이저광이 도입되기 때문에, 결정성장에 적합한 임의의 분위기압력속에서 박막형성을 할 수 있는 것을 들 수 있다. 또, 타겟만으로부터 원자·분자·이온이 방출되기 때문에 불순물이 없는 박막이 형성된다.

압력·기판온도·성막속도등의 많은 파라미터를 독립으로 선택할 수 있다. 박막의 제어성이라는 의미에서는, 레이저펄

스수와 에너지의 조절에 의해 순간적으로 성막제어를 할 수 있다.

또, 최근 명백하게 되어온 바와 같이, 대단히 고속의 성막이 가능하다. 이와 같이, 많은 뛰어난점을 가지고 있다.

레이저어블레이션장치는, 도 4에 표시한 바와 같이, 진공조의 중심에 성막하는 강유전체로 이루어진 벌크타겟을 두고, 진공계 내부에는 산소 또는 오존, NO₂ 등의 산화력에 강한 가스를 도입하고, 펄스레이저광을 타겟에 조사해서 어블레이션을 발생시킨다. 어블레이션에 의해서 방출된 원자분자이온은 기판에 퇴적해서 산화되면서 결정성장을 한다. 실시의 형태 3에서는, 이와 같은 레이저어블레이션장치를 사용해서, 투명도전막의 성막을 시도하였다.

성막조건을 이하에 기록한다.

레이저: KrF248nm, 2J/cm²타겟: In₂O₃-10wt% ZnO(일본국 슛코코산 Co 제품, 고밀도품, 이하, IDIXO라고 약칭함.)

기판: MgO(투과율측정), 유리(저항측정용)성막온도: (실내온도(RT)~300°C)표준으로서 RT를 사용했다.

성막압력: 0.3~3×10

⁻³Torr O₂(표준으로서, 3×10⁻³Torr O₂를 사용했다)성막조건에 대해서, 더욱 상세히 설명한다.

산소압의존성먼저, 투명도전막의 투과율의 산소압의존성에 대해서 조사했다.

레이저어블레이션에서는, 성막압에 의해 플럼형상이 변화한다. 또, 어떤 성막압력하에서, 시료를 플럼의 어느부분에 위치시키는지에 따라, 조성이 변화한다. 발명자는 초전도디바이스개발에서의 타겟·기판간거리는 60~70mm정도가 최적의 결과를 얻고 있으며, 이번회는 플럼관찰에서 타겟·기판간거리를 70mm로 고정하고, 산소압의존성을 평가하였다. 또한, IDIXO의 막두께는 120nm정도로 했다.

도 5에 저항율과 산소압의 관계를 표시한다. 저항율은 산소압과 함께 크게 변화하고, 3×10

⁻³Torr에서 dip를 가지는 특성을 얻게되었다. 이것은 산소량에 의해, 투명도전막의 저항에 최적의 값이었다고하는, 지금까지의 보고와 일치하고 있다. 또한, 가장낮은 6.5×10

⁻⁵Ωcm라고하는 값은, 종래의 스퍼터법에서 얻는 것은 대단히 곤란한 값이다. 이 때문에, 스퍼터법에 비해, 한자리수정도의 저항율이 낮기 때문에, 필요로하는 막두께가 1/10로되고, 이러한 일로 투과율을 상승할 수 있어, 저코스트이며 고품질의 투명도전막이 제작가능하게 된다. 또 이런조건에서 제작한 막의 표면의 요철은 0.5nm정도로 대단히 평활했다. 이값은, 스퍼터법으로 제작한 막에 비해 1/10정도이다.

도 6에 IDIXO의 투과율의 산소압의존성을 평가한 결과를 표시한다. 약 300nm의 흡수끝이 확인된다. 투과율측정용의 시료는, 기판으로서 흡수끝이 200nm정도의 MgO를 사용하고 있고, 300nm의 흡수가 IDIXO막에 기인하고 있는 것을 알 수 있다. 또, 사용한 MgO기판의 파장 500nm에서의 투과율은 84%로 측정되어있고, 성막산소압과 IDIXO막(120nm)의 투과율의 관계로서는, 표 3과 같이 계산할 수 있다.

[표3]

성막산소압	IDIXO투과율
0.3Torr	99%
3×10 ⁻² Torr	87%
3×10 ⁻³ Torr	92%

성막압 0.3Torr에서는, 투과율이 높으나, 저항율이 대단히 높다. 가장 낮은 저항율이 얻어진 3×10

⁻³Torr에서는, 투과율 92%가 얻게되었다. 발광소자에서는, 일반적으로 막두께가 얇은 Au를 투명전극으로서 사용하고 있다. 막두께 20nm의 Au의 투과율이 37%이기 때문에, IDIXO를 사용함으로써, 2배이상의 광출력을 얻게된다.

재현성IDIXO를 제품에 응용하는 경우, 1)면내분포, 2)재현성 등을 평가할 필요가 있다. ZnSe기판은, 현상 10mm각

정도이며, 플럼현상, 초전도관계의 발명자의 경험·실적에서 문제없는 것으로 생각되고, 이번회는 IDIXO막을 동일조건에서 3회 성막하였을 경우의 저항율변화를 평가하였다. 그 결과를, 표 4에 표시한다.

[표4]

Run No	저항율
1	$3.5 \times 10^{-5} \Omega \text{cm}$
2	$4.5 \times 10^{-5} \Omega \text{cm}$
3	$5.7 \times 10^{-5} \Omega \text{cm}$

Run과 함께 저항율의 증가가 인정되나, 모든 시료에서 $10^{-5} \Omega \text{cm}$ 이하의 값을 얻고 있다. 이와 같은 낮은 값에서 안정되고 있는 것은, 제품에의 적용에는 문제없는 것으로 생각된다.

또한, 이와 같이 저항율이 변화하는 원인으로서, 1) 타겟조성의 변화, 2) 막두께변화가 원인으로 생각된다. 1)에 대해서는 타겟표면의 연마, 2)에 대해서는 막두께모니터의 설치에 의해 대응이 가능하다.

온도강하시의 산소압의존성종래의 스퍼터법에 비해, 레이저어블레이션법에서 IDIXO막을 성막함으로써, 베스트테이터에 의해, 저항율이 한자리수정도 저감할 수 있었다. 이것은, 종래부터 사용되어온 투명도전막의 막두께를 1/10정도로 저감할 수 있는 가능성을 표시하고 있다. 증착법, 스퍼터법에서는 여기원(증착; 열, 스퍼터; 플라즈마)이 장치내에 있으며, 성막조건이 제한된다. 이에 의해, 레이저어블레이션법에서는, 장치의 외부로부터 여기원이 되는 엑시머레이저를 도입하기 때문에, 성막시의 압력은 대기압근처에서부터 고진공까지 용이하게 변화할 수 있고, 최적한 산소압에서의 성막이 가능하다. 또 막조성에 관해서도, 레이저어블레이션에서는, 타겟조성에 가까운막이 용이하게 얻게된다. 이와 같은 원인에서, 본 발명에서는, 대단히 높은 저항율을 가지는 IDIXO막의 성막을 실현할 수 있었던 것으로 생각된다.

또, 산소량과 저항율의 관계를 검토하기 위해, 약 300°C에서 성막후의 온도강하분위기를 변화시키는 실험을 실시하였다. 또한, 성막압은 실내온도 성막에서 가장 낮은 저항율을 표시한 $3 \times 10^{-3} \text{Torr}$ 로 하였다. 결과를 표 5에 표시하난.

[표5]

온도강하조건	저항율
100TorrO ₂	$5.2 \times 10^{-2} \Omega \text{cm}$
$3 \times 10^{-3} \text{Torr}$ (성막압)	$2.3 \times 10^{-3} \Omega \text{cm}$
진공중	$1.4 \times 10^{-3} \Omega \text{cm}$

100Torr온도강하에서는 시료에 산소가 공급되고, 저항율이 상승하고 있다. 성막압, 진공중 온도강하에서는 그다지 저항율에 변화는 볼수 없으며, 이 압력범위에서는, 도입된 산소가 극단적으로 변화하지 않는 것을 표시하고 있다. 산소압의존성과의 실험도 겸하고, IDIXO막은, 산소도입하기 쉬우며, 결손되기 어려운 특성이 있는 것으로 생각된다.

Au부가된 IDIXO막의 평가투명도전막은, 일반적으로, n형반도체이며, ZnSe계LED의 P전극으로서 성막했을 경우, 접합을 형성하는 가능성이 있다. 이것을 막기위해, IDIXO막을 성막하기 전에 Au막을 성막하는 IDIXO/Au구조에 대해서 검토를 실시하였다. 저항율에 관한 결과를, 표 6에 표시한다.

[표6]

Au막두께	저항율
3nm	$1.2 \times 10^{-4} \Omega \text{cm}$
10nm	$6.0 \times 10^{-5} \Omega \text{cm}$

평활한 유리기관에 비해서, 3nm에서는, 다소높은 저항율, 10nm에서는, 동일한 정도의 저항율이 얻어지고 있다. 3nm에

서 저항이 증가하는 원인으로서는, 섬형상으로 성장한 Au(전기전도에는 기여하지 않는다)의 존재에 의해, IDIXO가 성막초기에 있어서 연속막이 성장하지 않고, 저항율이 상승하였다고 생각된다. 또, 10nm로 되면, Au는 연속막이 되고, IDIXO의 전기전도의 저하를 보충하고 있는 것을 표시하고 있다.

도 7에, IDIXO/Au전극구조에 있어서의 투과율특성을 표시한다. Au의 존재에 의해, 투과율의 저하가 인정된다. 파장 500nm에서, IDIXO(120nm)/Au(3nm)의 투과율은 80%정도이다. Au의 막두께의 얇음에 비해, 투과율이 저하하고 있는 원인으로서는, Au의 존재에 의해, IDIXO의 자체의 투과율이 저하하고 있기 때문인 것으로 생각된다.

실시의 형태 4도 8은, 실시의 형태 1에 관한 투명도전막의 제법을 응용해서, 제조한 화합물반도체발광소자의 단면도이다. 도 8을 참조해서, n형 반도체층(51)의 뒷면에 n전극(52)가 형성되어 있다. n형 반도체층(51)위에 활성층(53)이 형성되어 있다. 활성층(53)위에 P형 반도체층(54)가 형성되어 있다. P형 반도체층(54)위에 콘택트층(55)가 형성되어 있다. 콘택트층(55)위에 투명전극인 P전극(56)이 형성되어 있다. P형전극(56)위에 패드(57)이 형성되어 있다. 패드(57)에는, 외부전원(도시생략)으로부터, 배선(58)에 의해, 전류가 보내진다.

도 8에 표시한 바와 같은 화합물반도체발광소자의 투명전극(56)의 성막방법으로서, 실시의 형태 3에서 설명한 레이저어블레이션법을 사용함으로써, 투과율이 높고, 또한 전기전도율이 낮으며, 또 종래사용되어 있는 Au전극보다도, 2배이상의 광출력을 가지는 것을 얻게되었다. ZnSe계 LED의 전극구조로서는, 광출력을 최대로하기 때문에 IDIXO(200nm)/Au(3nm)가 바람직하다.

이상과 같이 구성되는 투명도전막의 제조방법은, 화합물반도체발광소자의 투명전극의 성막방법에 이용될 뿐만 아니라, 액정디스플레이, 태양전지등, 많은 분야에서 사용될 수 있다.

이번에 개시된 실시의 형태는 모든 점에서 예시한것으로서, 제한적인 것이 아님을 고려되어야 할 것이다. 본 발명의 범위는 상기한 설명이아니며 특허청구범위에 의해서 표시되고, 특허청구범위와 균등한 의미 및 범위내에서의 모든 변형이 내포되는 것이 의도되어 있다.

발명의 효과

이상 설명한 바와 같이 본 발명에 의하면, 발광효율을 높일수 있도록 개량된 반도체발광소자 및 성막압력, 성막가스에 제한이 없고, 또한 정밀하게 산소량을 제어할 수 있도록 개량된 투명도전막의 제조방법 및 투과율이 향상하고, 또한 코스트를 저감할 수 있도록 개량된 투명도전막의 형성공정을 포함하는 화합물반도체발광소자의 제조방법을 제공할 수 있다.

(57) 청구의 범위

청구항1

뒷면에 n형 하부전극이 형성된 기판과, 상기 기판위에 형성된 발광층(4)와, 상기 발광층위에 형성된 P형 반도체층(24)와, 상기 P형 반도체층위에 형성된 상부전극(10a),(10b)를 구비하고, 상기 상부전극은, 2이상의 다른종류의 층으로 이루어진 적층구조를 가진 반도체발광소자.

청구항2

제 1항에 있어서, 상기 상부전극은, 상기 P형 반도체층(24)에 접촉하는 Au박막(10a)와, 그 위에 형성된 n형 투명도전막(10b)를 포함하는 반도체발광소자.

청구항3

제 2항에 있어서, 상기 Au박막(10a)의 두께는 1nm ~ 3nm인 반도체발광소자.

청구항4

제 2항에 있어서, 상기 투명도전막(10b)는, In₂O₃-10wt% ZnO로 형성되어 있는 반도체발광소자.

청구항5

제 1항에 있어서, 상기 상부전극은 상층(10b)와 하층(10a)를 포함하는 적층구조를 가지고, 상기 하층(10a)의 표면은 평탄하게 되어 있고, 상기 상층(10b)의 표면에는 요철이 형성되어 있는 반도체발광소자.

청구항6

제 1항에 있어서, 상기 기판은 ZnSe단결정기판을 포함하고, 상기 P형반도체층(24)는, ZnSe계 반도체층, ZnTe계 반도체층 또는 BeTe계 반도체층을 포함하는 반도체발광소자.

청구항7

제 4항에 있어서, 레이저어블레이션법에 의해, 상기 In_2O_3 -10wt% ZnO의 투명도전막(10b)가 성막되어 있는 반도체발광소자.

청구항8

진공조내에 기판을 설치하는 공정과, 상기 진공조의 중심에, 투명도전막의 재료가 되는 타겟을 설치하는 공정과, 상기 진공조내에 산소를 도입하는 공정과, 상기 타겟에 레이저광을 조사하고, 어블레이션에 의해서 방출된 원자 또는 분자 이온을 상기 기판위에 퇴적시켜, 산화시키면서 결정성장시키는 공정을 구비한 투명도전막의 제조방법.

청구항9

제 8항에 있어서, 상기 타겟은, In_2O_3 -10wt%ZnO를 함유하는 투명도전막의 제조방법.

청구항10

제 9항에 있어서, 성막온도를, 실내온도 \sim 300°C에 조절해서, 상기 결정성장을 행하는 투명도전막의 제조방법.

청구항11

제 8항에 있어서, 성막압력을, $0.3\sim 3\times 10$

$^{-3}\text{Torr}$ 로해서, 상기 결정성장을 행하는 투명도전막의 제조방법.

청구항12

투명전극을 형성하기 직전의 화합물반도체발광소자기판을 준비하는 공정과, 상기 화합물반도체발광소자기판을 진공조내부에 설치하는 공정과, 상기 진공조의 중심에, 투명도전막의 재료가 되는 타겟을 설치하는 공정과, 상기 진공조내에 산소를 도입하는 공정과, 상기 타겟에 레이저광을 조사하고, 어블레이션에 의해서 방출된 원자, 분자이온을 상기 화합물반도체발광소자기판위에 퇴적시켜, 산화시키면서, 상기 투명전극을 결정성장시키는 공정을 구비한 화합물반도체발광소자의 제조방법.

청구항13

제 12항에 있어서, 상기 타겟은, In_2O_3 -10wt%ZnO를 함유하는 화합물반도체발광소자의 제조방법.

청구항14

제 12항에 있어서, 성막온도를, 실내온도 \sim 300°C로해서, 상기 결정성장을 행하는 화합물반도체발광소자의 제조방법.

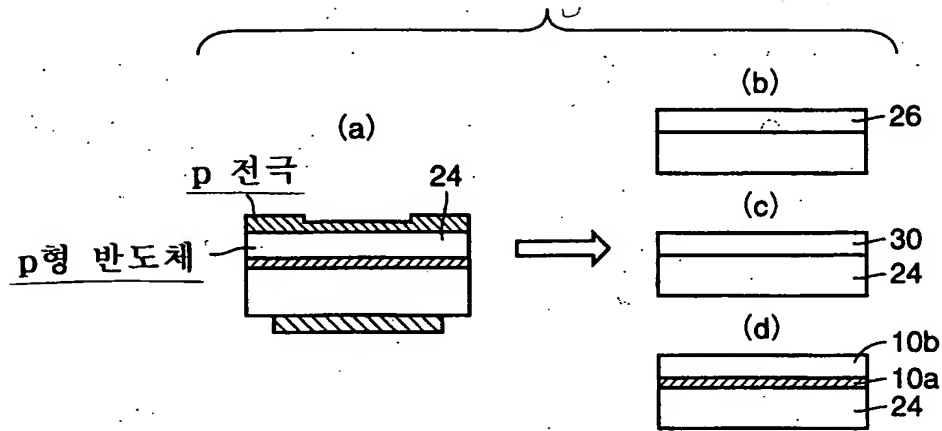
청구항15

제 12항에 있어서, 성막압력을, $0.3\sim 3\times 10$

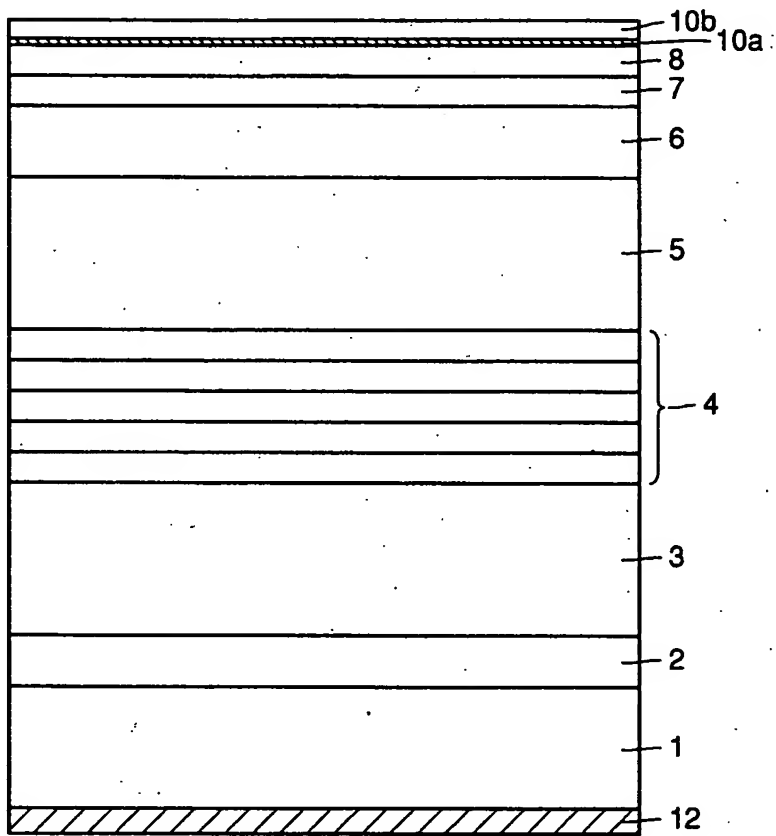
$^{-3}\text{Torr}$ 로해서, 상기 결정성장을 행하는 화합물반도체발광소자의 제조방법.

도면

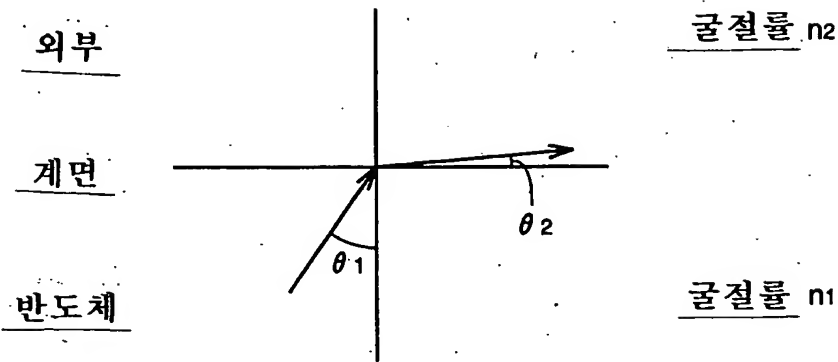
도면1



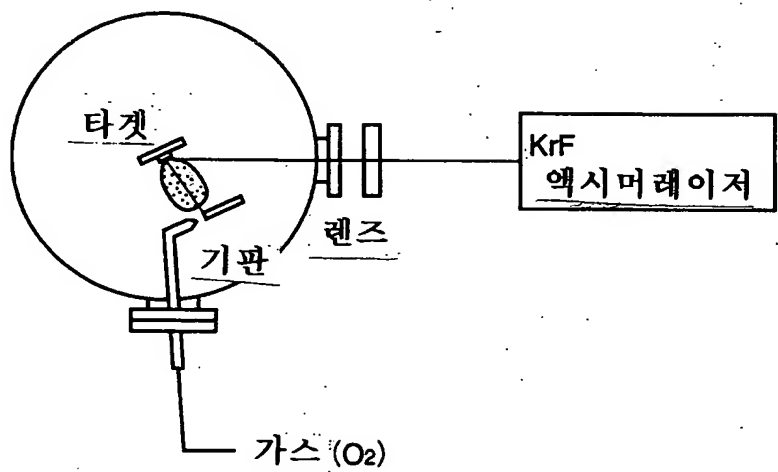
도면2



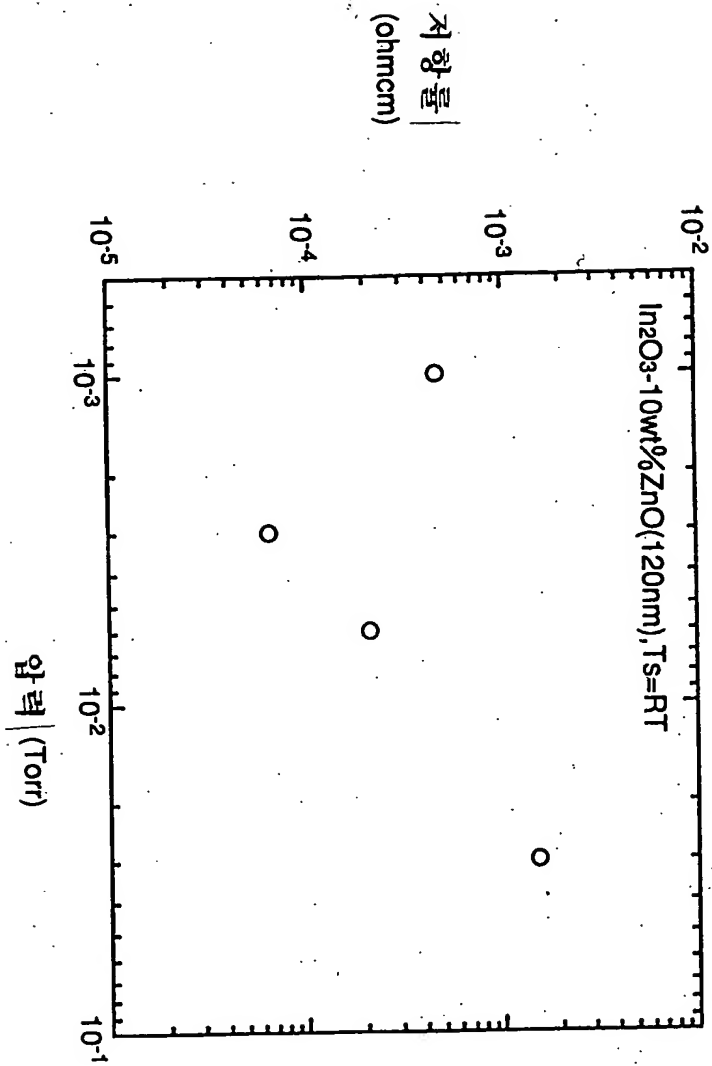
도면3



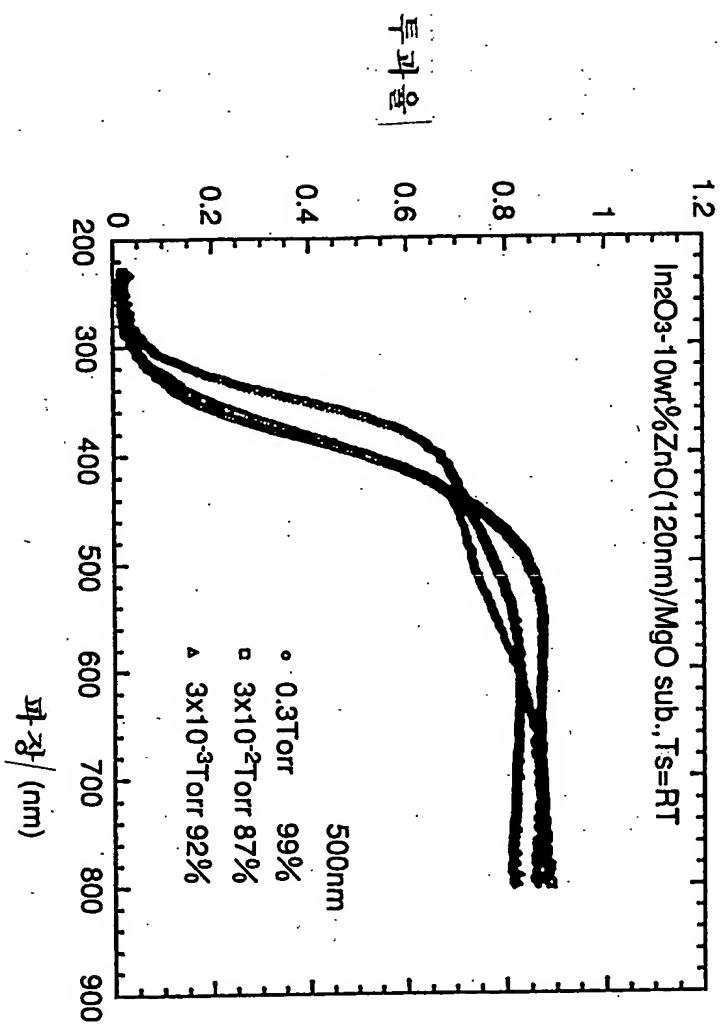
도면4



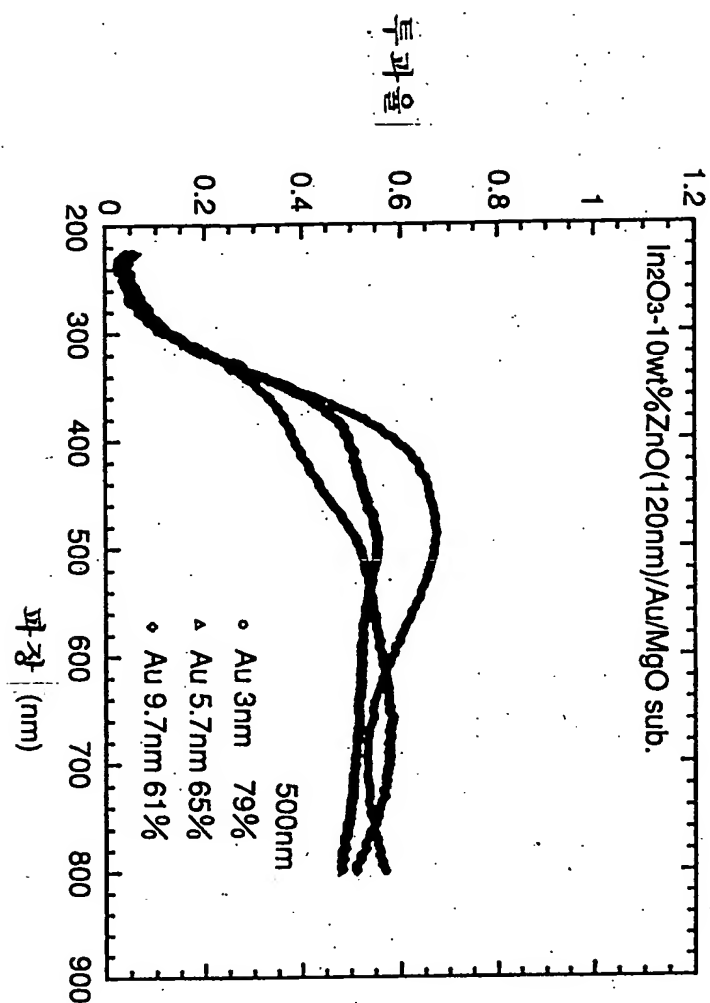
도면5



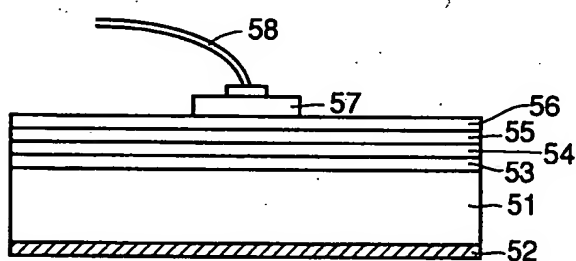
도면6



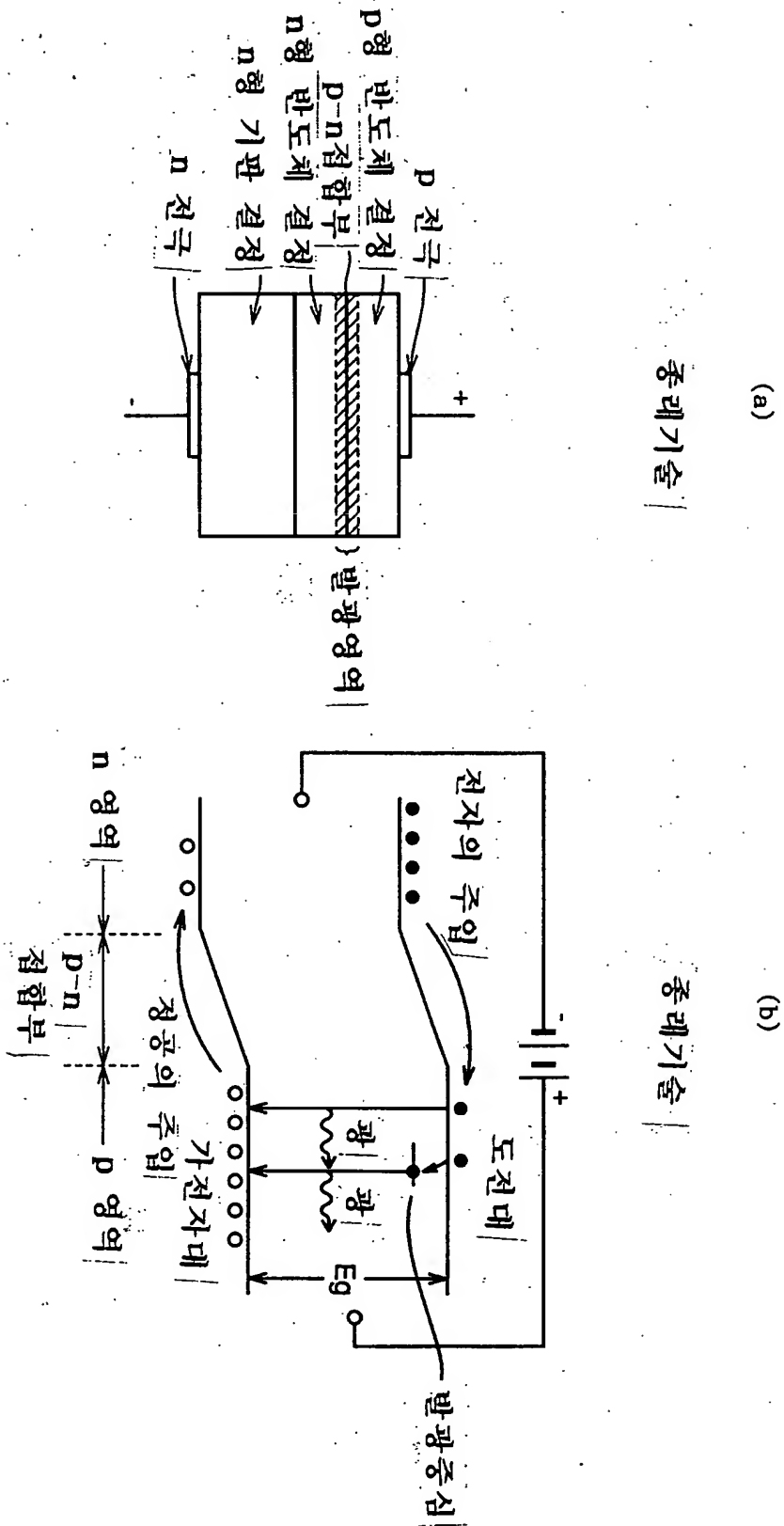
도면7



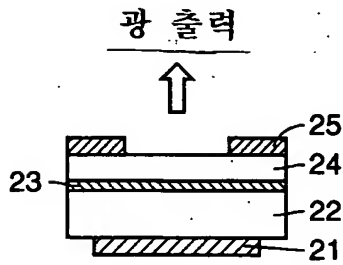
도면8



도면9



도면10

종래의 기술

도면11

종래의 기술